

École Polytechnique de Montréal

Département de génie informatique et génie logiciel

INF1500 Logique des systèmes numériques

Automne 2017

Plan de cours

Professeur coordonnateur du cours:

Nom : Sylvain Martel
Bureau : M-4408
Téléphone : (514) 340-4711 poste 5098
Courriel : sylvain.martel@polymtl.ca

Information générale :

Crédits : 3
Triplet horaire : 3- 1.5 - 4.5
Pré-requis : aucun
Cours co-requis : aucun
Cours qui suivent INF1500 :

- INF1600 Architecture des micro-ordinateurs
- ELE2302 Circuits électroniques
- INF3500 Systèmes numériques programmables
- INF3610 Systèmes embarqués

Manuel de référence (non obligatoire mais recommandé):

- J.F. Wakerly, Digital Design Principles and Practices, Prentice Hall. (disponible à Coopoly)

Autres manuels et notes:

Plusieurs autres manuels traitent du sujet enseigné dans ce cours, en voici quelques exemples supplémentaires :

- C.H. Roth, Fundamentals of Logic Design, 5e édition, PWS Publishing, 2004 (disponible à Coopoly)
- M. M. Mano, Digital Design, 3ième édition, Prentice-Hall, 2002. (en réserve à la bibliothèque)
- T. L. Floyd, Systèmes numériques : Concepts et applications, 7^e édition, Les éditions Reynald Goulet. (en réserve à la bibliothèque)

- Notes de cours disponibles à Coopoly

Horaire

Cours :

Tous les groupes - Lundi 8h30-11h30, C-631

Laboratoires :

Groupe 01 – Vendredi 13h45 - 16h45 (B1), L-3714

Groupe 02 – Vendredi 13h45 – 16h45 (B2), L-3714

Groupe 03 – Mercredi 12h45 – 15h45 (B1), L-3714

Groupe 04 – Mercredi 12h45 – 15h45 (B2), L-3714

Groupe 05 – Mardi 12h45 – 15h45 (B1), L-3714

Groupe 06 – Mardi 12h45 – 15h45 (B2), L-3714

1. Introduction – Description de l'annuaire

Représentation interne des données dans les systèmes numériques. Détection et correction d'erreurs. Algèbre de Boole. Portes logiques. Représentation et réalisation de fonctions logiques combinatoires. Logique mixte. Simplification par tables de Karnaugh. Réseaux itératifs. Machines à états finis. Systèmes simples à mémoire : bascules et bistables. Méthodes d'analyse et de synthèse de systèmes séquentiels synchrones et asynchrones. Composants usuels: multiplexeurs, codeurs, registres, compteurs, unité arithmétique et logique, commande d'affichage, interface sérielle-parallèle.

2. Objectifs d'apprentissage

Le cours vise à:

- Présenter les différents composants (combinatoires, séquentiels) d'un système logique afin de pouvoir en faire la conception ou l'analyse;
- Définir les différentes phases de développement d'un système logique, de sa spécification à sa simulation en passant par les méthodes de synthèse de base; et
- Sensibiliser l'étudiant à l'importance des systèmes logiques.

Au terme de ce cours, l'étudiant pourra :

- Appliquer l'algèbre de Boole pour représenter des solutions logiques;
- Simplifier ses équations logiques à l'aide de méthodes systématiques;
- Représenter des schémas logiques des différents composants matériels utilisés; et
- Concevoir et simuler des systèmes séquentiels à l'aide d'un outil professionnel de conception de systèmes logiques

3. Mode d'évaluation

L'évaluation de la performance des étudiants se fera au moyen d'un contrôle périodique, exercices, séances de laboratoire, et un examen final. Le contrôle périodique aura lieu vers le milieu de la session. Les calculatrices non programmables ainsi que les notes de cours et le livre de référence ne sont pas permis aux deux examens (livres fermés). La pondération est comme suit:

- Cinq séances de laboratoire: $5 \times 7\% = 35\%$
- Un contrôle périodique : 25%
- Un examen final : 40%

4. Horaire détaillé

Le cours INF1500 est donné au rythme de 3 heures par semaine pendant 13 semaines incluant une séance de préparation au laboratoire, 10 cours de 3 heures, une période de révision, et deux examens (un contrôle périodique de mi-session et un examen final). L'emploi du temps projeté est le suivant en ordre chronologique. La matière couverte correspond à certains chapitres ou sections du livre de référence du cours.

- 1. 28 aout - Cours 1 : Bienvenue et portes logiques de base**
- 2. 11 septembre – Cours 2 : Table de vérité, simplifications des expressions booléennes, logique mixte**
3. 12, 13 et 15 sept. – Laboratoire 1 – Groupe B2
- 4. 18 septembre - Cours 3 : Systèmes de numération, addition, soustraction, multiplication, division – Circuits combinatoires plus complexes (MSI)**
5. 19, 20 et 22 sept. – Laboratoire 1 – Groupe B1
- 6. 25 septembre – Cours 4 : Tables de Karnaugh à 2, 3, et 4 variables.**
7. 26, 27 et 29 sept. – Laboratoire 2 – Groupe B2
- 8. 2 octobre – Cours 5 : Loquets et bascules**
9. 3, 4 et 6 oct. – Laboratoire 2 – Groupe B1
- 10. 9 octobre – Pas de cours**
- 11. 16 octobre – Contrôle périodique**
- 12. 23 octobre – Cours 6 : Circuits séquentiels plus complexes**
13. 24, 25 et 27 oct. – Laboratoire 3 – Groupe B1

14. 30 octobre – Cours 7 : VHDL

15. 31 oct. 1 et 3 nov. – Laboratoire 3 – Groupe B2

16. 6 novembre – Cours 8 : Machines à états Moore et Mealy

17. 7, 8 et 10 nov. – Laboratoire 4 – Groupe B1

18. 13 novembre – Cours 9 : Implémentations

19. 14, 15 et 17 nov. – Laboratoire 4 – Groupe B2

20. 20 novembre – Cours 10 : Conception de circuits séquentiels synchrones

21. 21, 22 et 24 nov. – Laboratoire 5 – Groupe B1

22. 28, 29 nov. et 1 déc. – Laboratoire 5 – Groupe B2

23. 27 novembre et 4 décembre : Séances de révision**24. Examen final (date et endroit à être déterminés par l'École Polytechnique de Montréal)****5. Pondération pour les séances de laboratoire**

Les séances de laboratoire permettent à l'étudiant de mettre en pratique ce qu'il a vu en classe en utilisant des outils de conception. La matière essentielle pour compléter chaque laboratoire sera donnée en classe avant le début du laboratoire. L'étudiant doit utiliser le temps disponible avant les laboratoires pour se préparer (ex. faire de schéma, etc.) avant la séance de laboratoire pour s'assurer de compléter les laboratoires. Il y a un total de 5 laboratoires. La séance de laboratoire 1 portera sur la familiarisation du logiciel et outils de conception. L'étudiant pourra connecter des portes logiques (vues au cours 1) pour faire la conception d'un additionneur (full-adder) de 4 bits. À la deuxième séance de laboratoire, l'étudiant pourra mettre en pratique la conception d'un circuit combinatoire plus complexe (MSI) tel qu'un comparateur. Cette deuxième séance mettra en pratique ce qui sera couvert aux cours 2 et 3. La séance de laboratoire 3 est une révision des cours 5 et 6 et portera sur la numération et les tables de Karnaugh. Ensuite, à la séance de laboratoire 4, l'étudiant pourra mettre en pratique ce qu'il aura vu au cours 6 en travaillant sur les circuits séquentiels et plus particulièrement sur le compteur et le diviseur. Pour terminer, la séance de laboratoire 5, l'étudiant pourra utiliser ses connaissances acquises au cours 7. Cette expérience pratique aidera l'étudiant à mieux assimiler les autres principes enseignés durant le reste de la session.

La pondération sera donnée de la façon suivante sur 7:

Suite à la séance de laboratoire :

0/7 : l'étudiant a rien ou presque rien fait;

1/7 : l'étudiant a réussi à faire approximativement 25% du laboratoire

2/7 : l'étudiant a réussi à faire un peu moins que la moitié du laboratoire;

3/7 : l'étudiant a réussi à faire un peu plus que la moitié du laboratoire;

4/7 : l'étudiant a réussi à faire presque tout le laboratoire et a démontré une compréhension comportant des faiblesses

5/7 : l'étudiant a réussi à faire tout le laboratoire et a démontré une compréhension comportant des faiblesses

6/7 : l'étudiant a réussi à faire presque tout le laboratoire et a démontré une excellente compréhension

7/7 : l'étudiant a réussi à faire tout le laboratoire et a démontré une excellente compréhension