

Questionnaire du contrôle final

Sigle du cours

INF1500

Nom : _____	Prénom : _____
Signature : _____	Matricule : _____

Sigle et titre du cours	Groupe	Trimestre
INF1500 – Logique des systèmes numériques	Tous	H09
Professeur(s) Sylvain Martel	Loc	
Jour Mardi	Date 28/04/09	Durée 2h30
De 09h30	à 12h00	
Documentation	<input checked="" type="checkbox"/> Aucune	<input type="checkbox"/> Toute
	<input type="checkbox"/> Voir directives particulières	
Calculatrice	<input type="checkbox"/> Non programmable	<input type="checkbox"/> Programmable
	<input checked="" type="checkbox"/> Aucune	
Lire attentivement les questions, 1 point = 1% de la pondération totale du cours, seules les réponses dans les espaces indiqués et réservés sur le questionnaire seront corrigées, bonne chance.		

Important	Ce questionnaire comporte <input type="text" value="8"/> question(s) sur <input type="text"/> Page(s)
	La pondération de cet examen est de <input type="text" value="40"/> %
	Vous devez répondre sur <input checked="" type="checkbox"/> le questionnaire <input type="checkbox"/> cahier <input type="checkbox"/> les deux
	Vous devez remettre le questionnaire <input type="checkbox"/> non <input checked="" type="checkbox"/> oui

Question 1**(3 points)**

A. (0.5 point) Convertir le nombre binaire suivant en nombre hexadécimal :

1001 1100 0110 1110 = _____

B. (0.5 point) Convertir le nombre hexadécimal suivant en nombre décimal :

1CE8 = _____

C. (0.5 point) Multiplier le nombre binaire suivant par 8 en donner la réponse en binaire :

0001 0110 x 8 = _____

D. Convertir le nombre binaire 0011 1100 en complément de 1 et complément de 2 et donner la réponse en 1's et 0's.

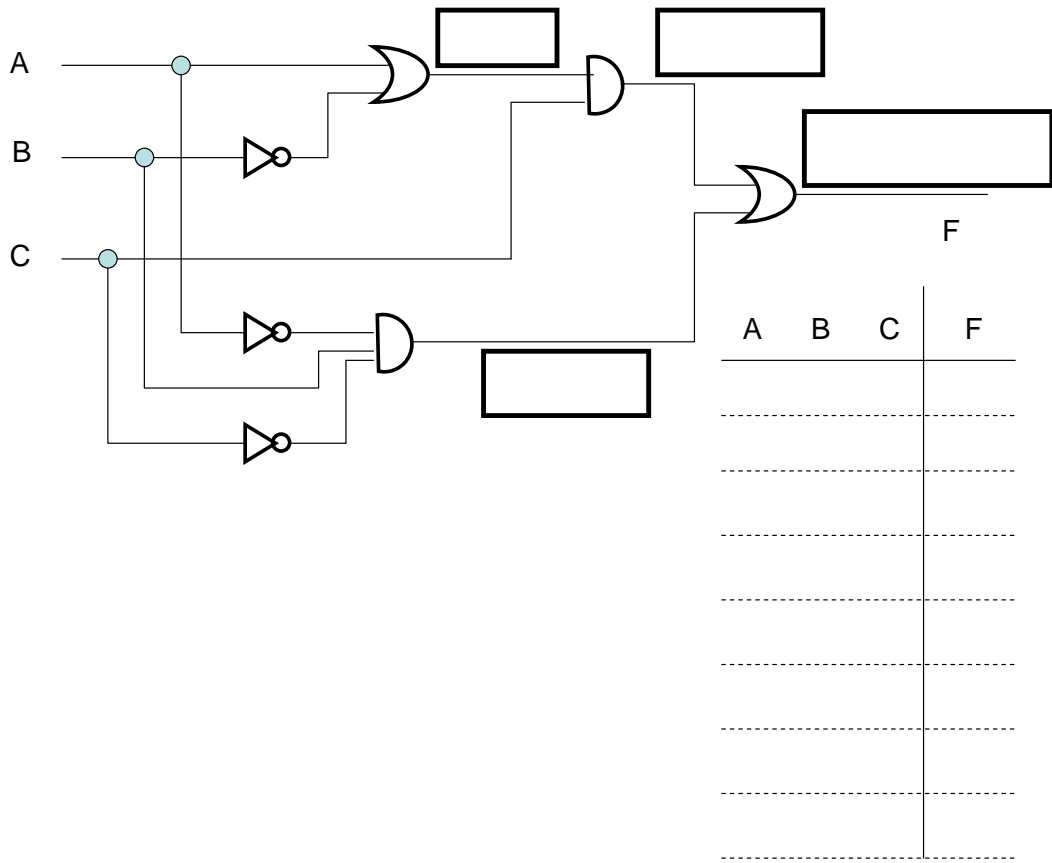
Représentation en complément de 1 : _____ (0.5 point)

Représentation en complément de 2 : _____ (0.5 point)

E. (0.5 point) Si 1101 est en complément de 2, écrire l'équivalent en décimal :

Question 2**(4 points)**

Pour le circuit suivant, entrer les 4 équations booléennes dans les cases (0.5 point par équation) et compléter la table de vérité (2 points).



Question 3

(4 points)

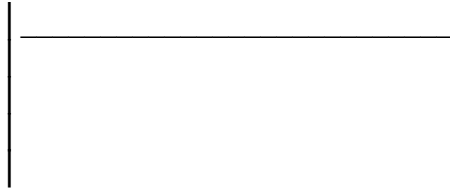
Pour la table de vérité suivante où X, Y et Z sont les entrées et F est la sortie:

X	Y	Z	F
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

A. Compléter la table de Karnaugh suivante et encrer les 1's ou 0's pour un circuit simplifié ayant 2 inverseurs, 1 porte ET à 2 entrées, et 1 porte OU à 2 entrées (2 points).

X Y

Z



- B. Dessiner ici le circuit simplifié équivalent avec 2 inverseurs, 1 porte ET à 2 entrées, et 1 porte OU à 2 entrées (2 points) :

Question 4

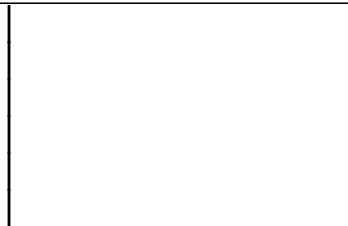
(3 points)

Compléter la table de Karnaugh suivante et encercler pour l'équation suivante :

$$F = W'Y' + W'X' + WXY + W'Z$$

WX

YZ

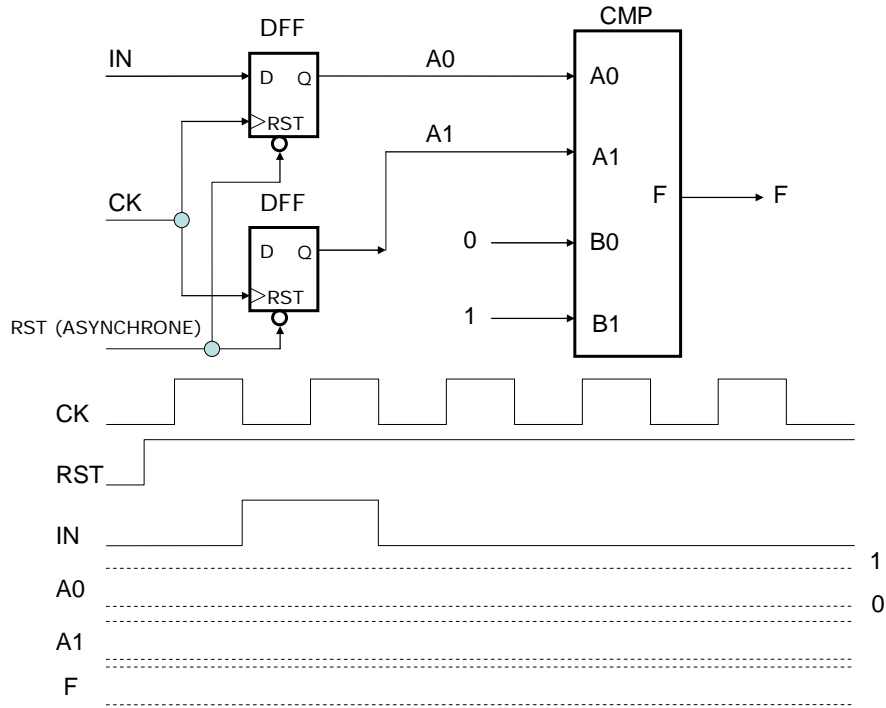


Question 5**(4 points)**

Dessiner dans la case de droite le circuit le plus simplifié (minimum de portes logiques) équivalent au circuit MUX – DMUX en utilisant que des portes logiques ET, OU, et/ou OU-exclusif (XOR).

**Question 6****(6 points)**

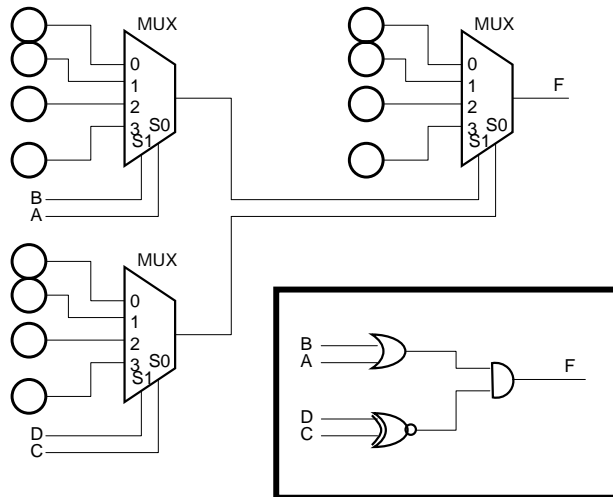
Compléter le chronogramme (timing diagram) pour A0, A1, et F du circuit suivant :



Question 7

(3 points)

Entrer les bits du bitstream de configuration du FPGA dans les cercles pour émuler le circuit dans la case.



Question 8

(3 points)

Pour le code VHDL suivant :

```
library IEEE;
use IEEE.std_logic_1164.all;
entity QUOI? is
  port (IN, CLK, PR_L, CLR_L: in STD_LOGIC;
        X, XN: out STD_LOGIC );
end QUOI? ;
architecture DE_QUOI? of QUOI? is
  signal PR, CLR: STD_LOGIC;
begin
  process (CLR_L, CLR, PR_L, PR, CLK)
  begin
    PR <= not PR_L; CLR <= not CLR_L;
    if (CLR and PR) = '1' then X <= '0'; XN <= '0';
    elsif CLR = '1' then X <= '0'; XN <= '1';
    elsif PR = '1' then X <= '1'; XN <= '0';
    elsif (CLK'event and CLK='1') then X <= IN; XN <= not IN;
    end if;
  end process;
end DE_QUOI?;
```

A. (1 point) Est-ce que PR et CLR sont synchrones ou asynchrones et justifier votre réponse en un maximum de 2 lignes:

Réponses : _____

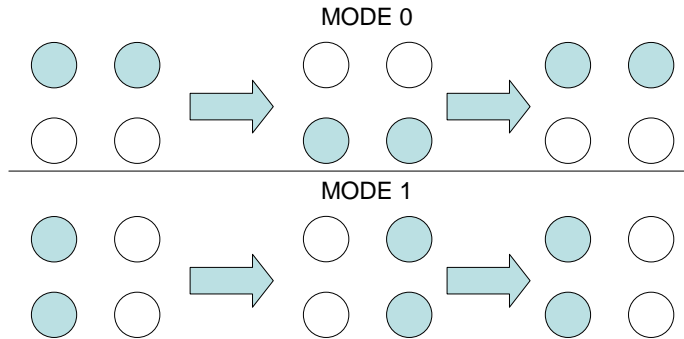
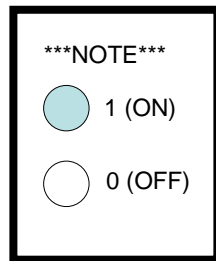
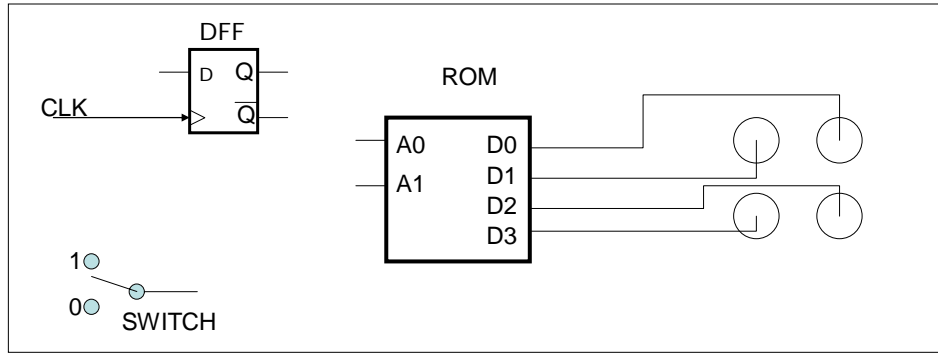
B. Identifier le circuit (réponse (1 point) : _____) et dessiner le circuit équivalent ici (1 point):



Question 9

(4 points)

Pour le diagramme suivant :



A. (2 points) Compléter dans la case (directement sur le circuit) les connexions du circuit ci-haut.

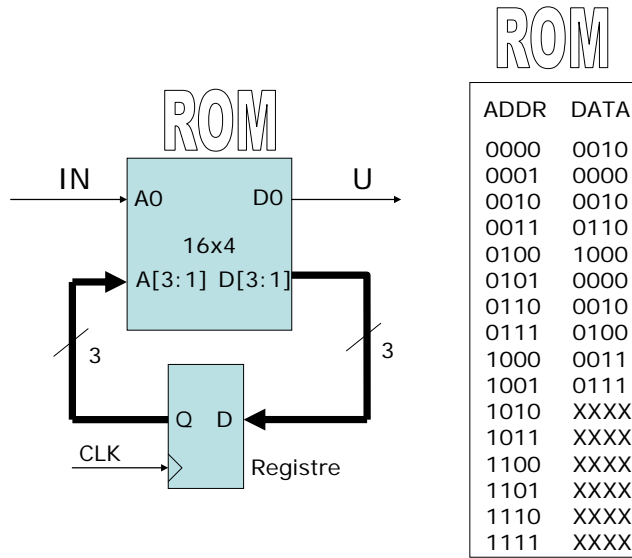
B. (2 points) Donner le contenu du ROM pour supporter le mode 0 et le mode 1 :

A1	A0	D3	D2	D1	D0
0	0	___	___	___	___
0	1	___	___	___	___
1	0	___	___	___	___
1	1	___	___	___	___

Question 10

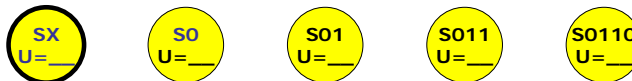
(6 points)

Le circuit suivant implémente une machine à états (States Machine) de la façon suivante indiqué en bas avec un ROM chargé avec les données du tableau de droite.



A. (1 point) Est-ce c'est une machine à états Moore ou Mealy et justifier votre réponse (max. 1 ligne) :

B. Compléter le diagramme d'états (3 points) en bas du circuit ci-haut et dessiner dans la case du bas le circuit équivalent ONE HOT (2 points) en utilisant des bascules D avec le minimum de portes logiques (vous pouvez utiliser des portes à plusieurs entrées si nécessaire).



Circuit ONE HOT: