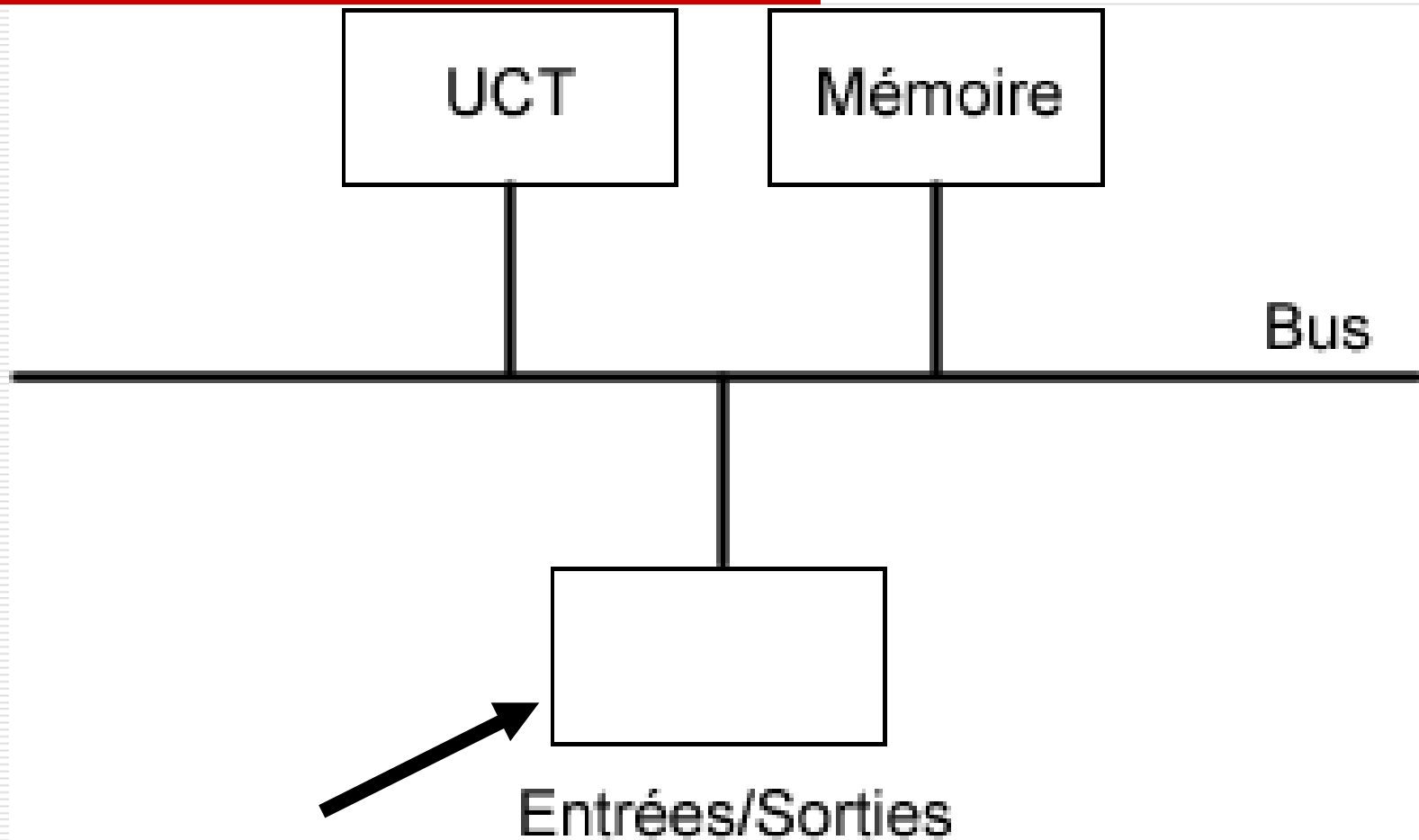


INF6500 :

Structures des ordinateurs

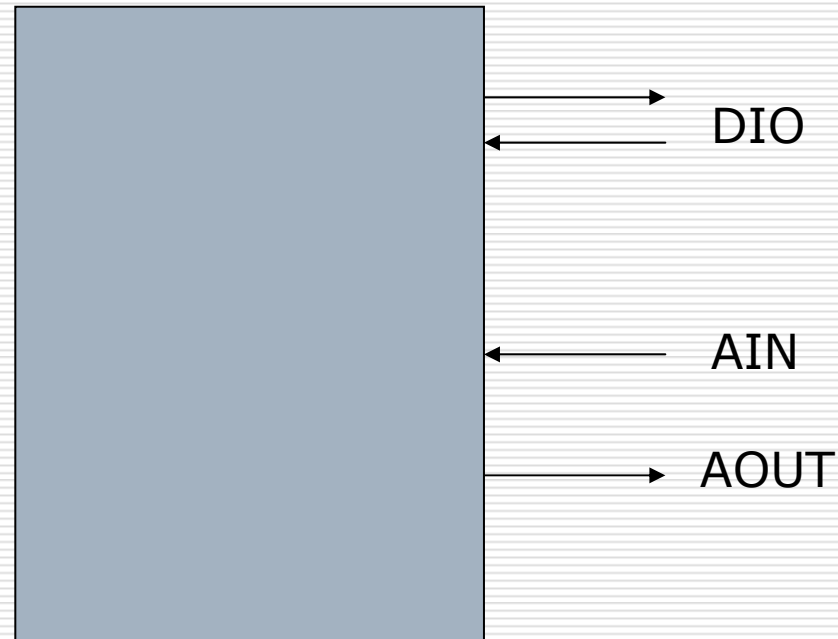
Cours 5 : Interfaces analogiques

L'ordinateur moderne



E/S - Analogique et numérique

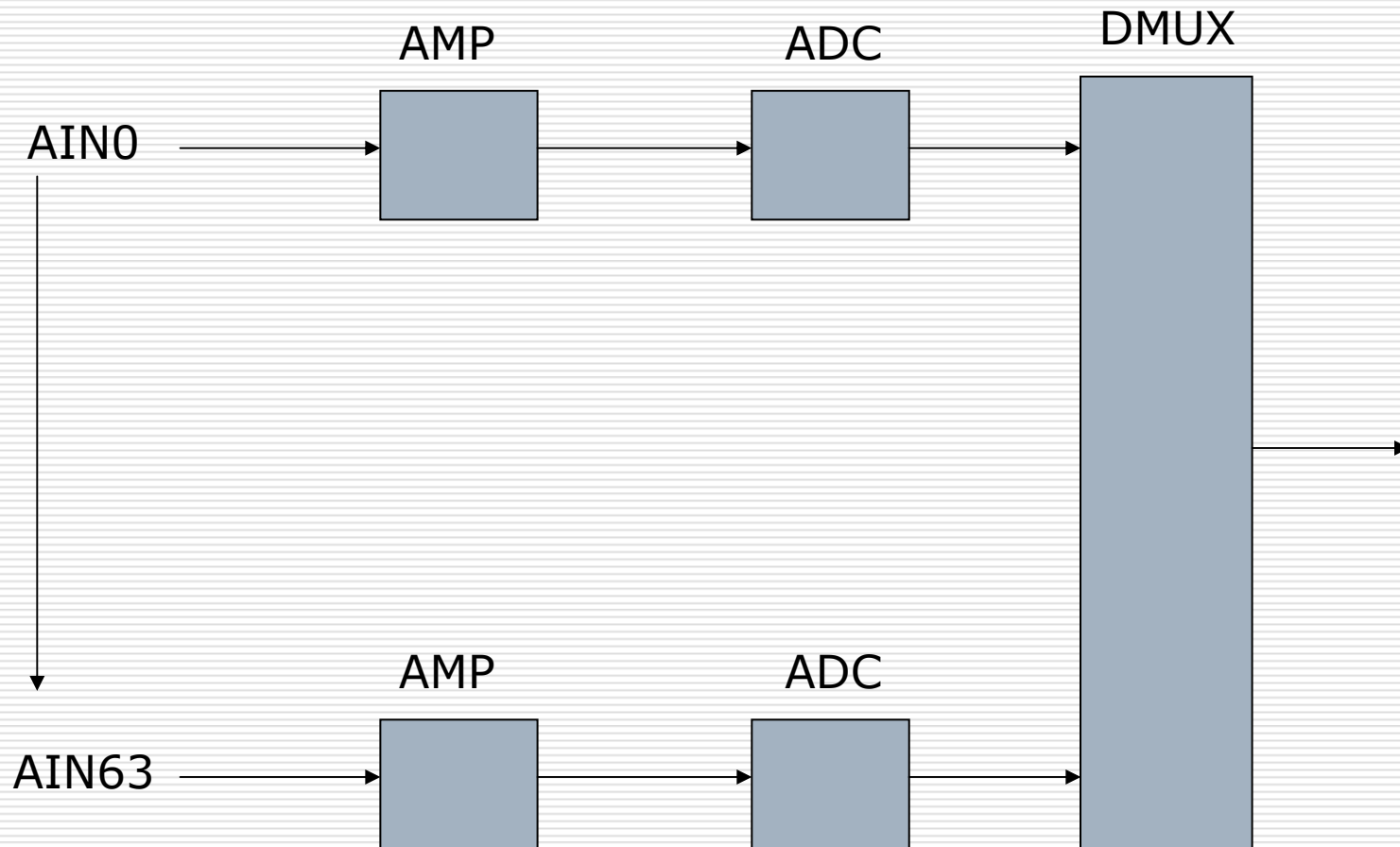
Ordinateur



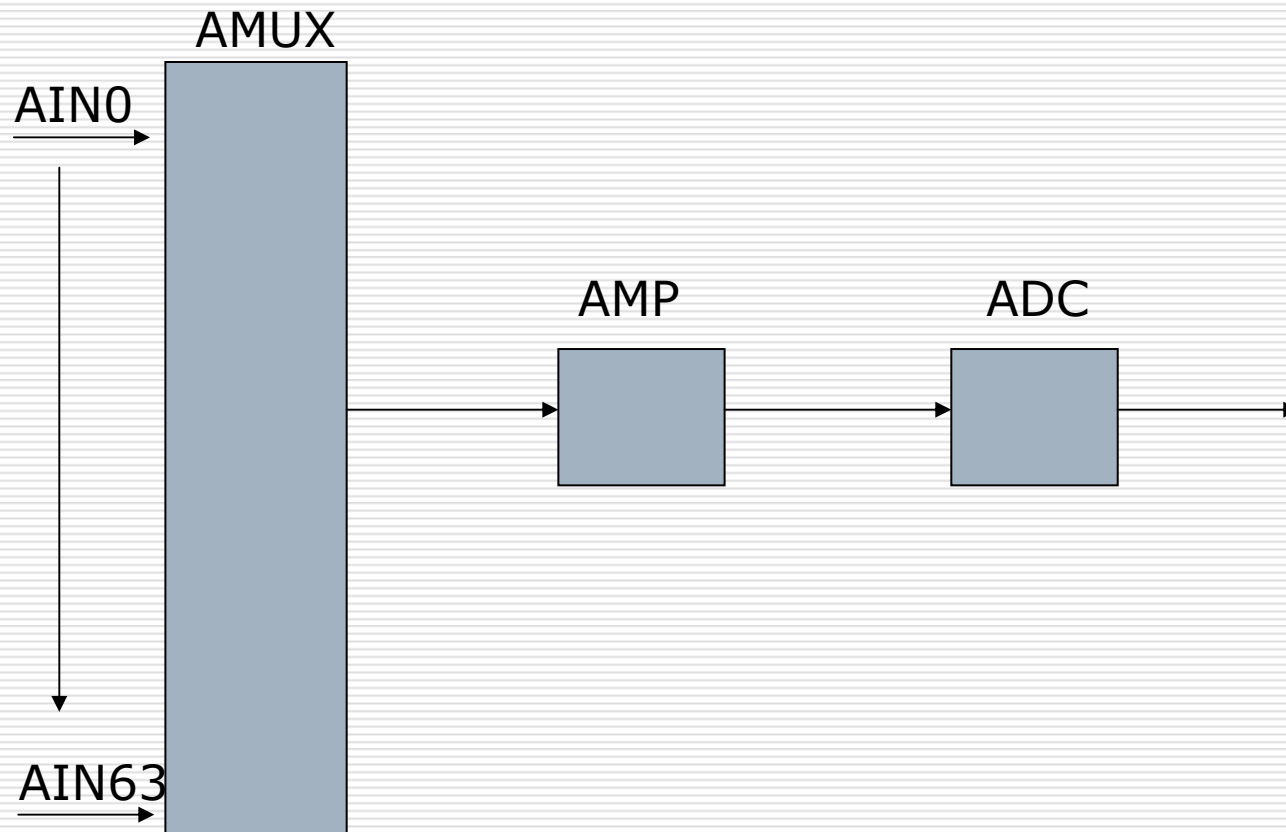
ADC Structures - Choix

- ❑ \$/complexité
- ❑ Bias, offset error, input impedance
- ❑ Settling errors/bandwidth, resolution
- ❑ CMRR, couplings
- ❑ Etc...

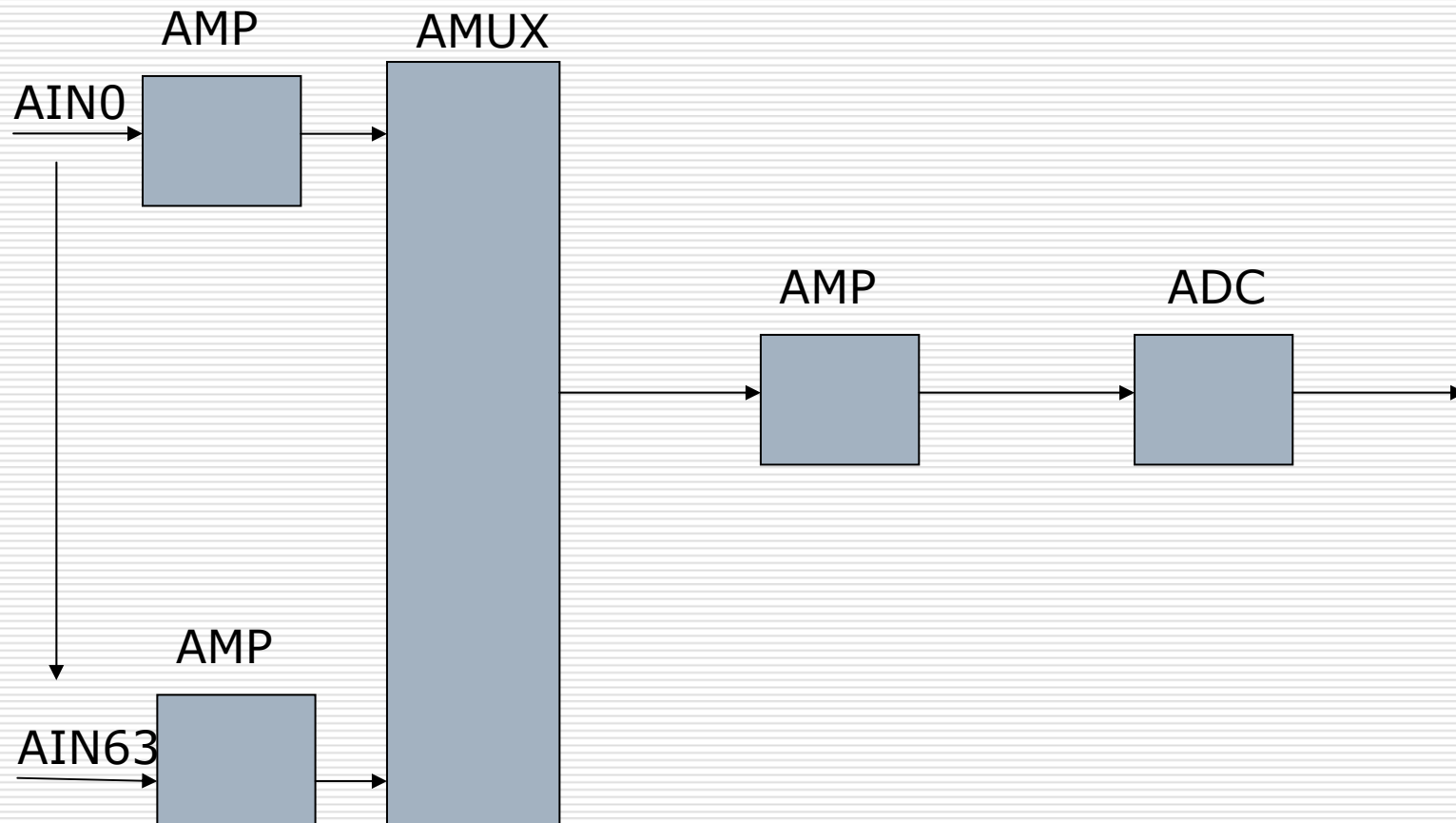
ADC - Structures



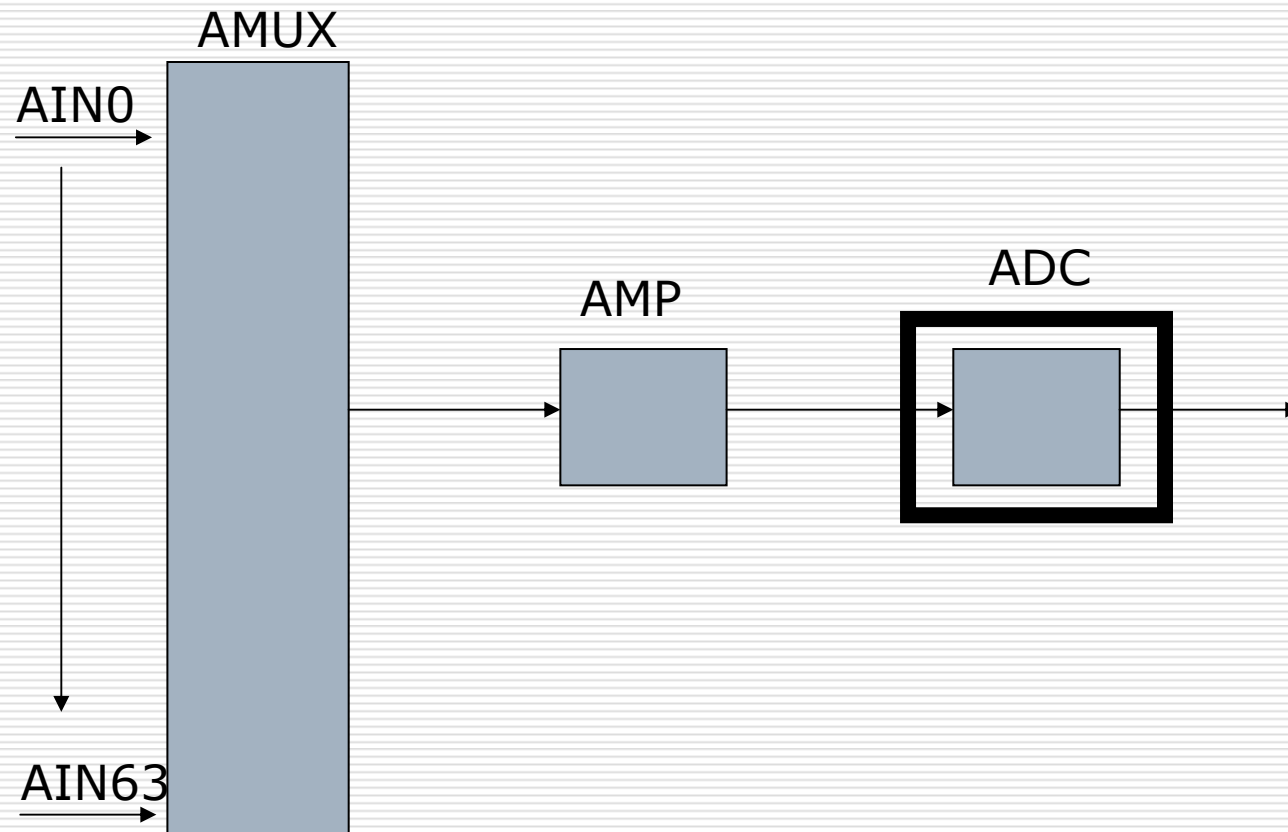
ADC - Structures



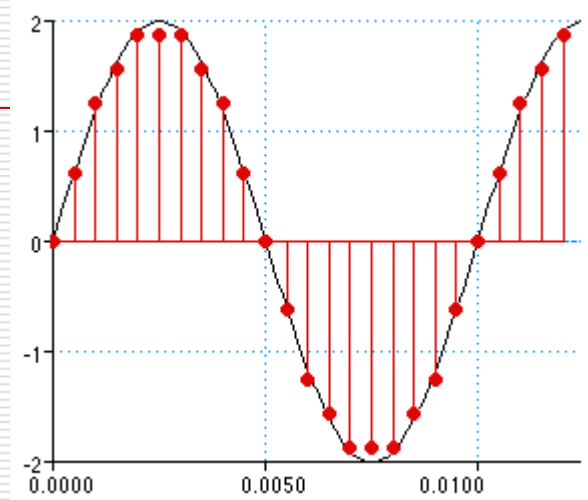
ADC - Structures



ADC - Choix



ADC - Choix



- Définitions de base pour le choix d'une structure A/D:
 - Dynamic Range
 - Resolution/accuracy
 - Linearity error
 - Sampling rate vs. input bandwidth
 - Full Scale Range (FSR)
 - LSB
 - Etc...

ADC - Choix

❑ Convertisseurs analogiques à numériques

❑ Parmi les principes de conversion analogique / numérique disponibles, nous en décrivons trois particulièrement représentatifs, et qui se différencient très nettement en terme de compromis vitesse / précision :

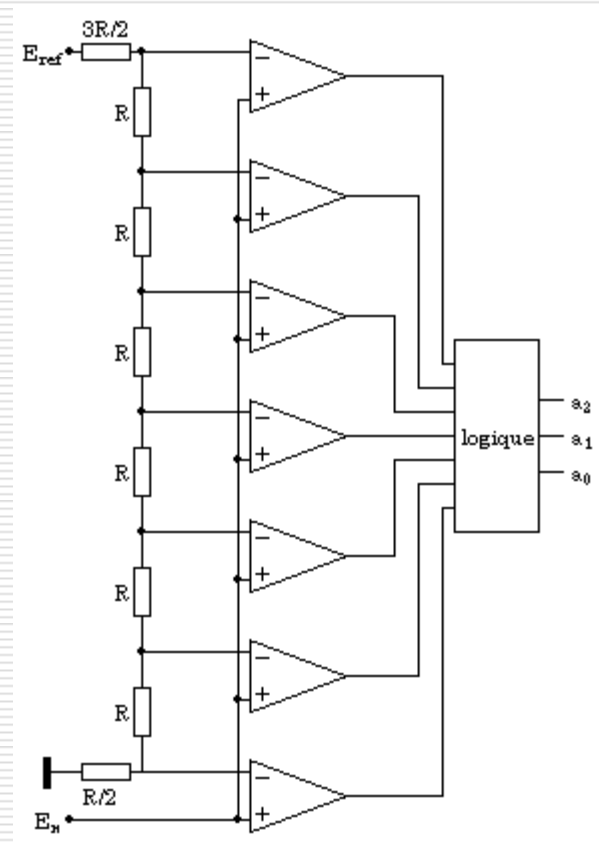
- les **convertisseurs parallèles** (*flash*) à, très rapides, mais limités en précision. Leur rapidité les destine en particulier aux oscilloscopes numériques, qui se contentent de convertisseurs à 6 ou 8 bits.
- les **convertisseurs à comptage d'impulsion** sont très précis, et par construction, sont aptes à filtrer des bruits importants. En contrepartie, ils sont très lents, donc destinés à faire des mesures de signaux stabilisés.
- les **convertisseurs à approximations successives**, moins rapides que les précédents, mais avec des possibilités en résolution bien supérieures (8 à 16 bits). Ils couvrent un vaste champ d'applications en mesure, de la carte d'acquisition de données pour micro ordinateur aux CAN intégrés dans des micro contrôleurs qui servent à piloter les applications les plus variées.
- **Sigma-Delta**

Choix – ADC de type FLASH

- CAN parallèle:
 - Principe:
 - La tension à mesurer est comparée simultanément à $2N-1$ tensions de référence, N étant le nombre de bits du convertisseur .
 - Ce convertisseur est composé des éléments suivants :
 - une tension de référence E_{ref} .
 - un réseau de $2N$ résistances montées en série. Elles ont la même valeur R à l'exception notable de la première et de la dernière qui ont la valeur $3R/2$ et $R/2$: c'est ce qui permet de faire basculer le premier comparateur non pas lorsque la tension d'entrée est égale à 1 LSB, mais $1/2$ LSB.

Choix – ADC de type FLASH

- 2N-1 comparateurs comparent en permanence la tension à mesurer à une des tensions de référence délivrée par le pont de résistances.
- un décodeur logique permet de traduire l'état des comparateurs en code binaire de sortie.
- **Rapide mais non précis**



Choix – ADC de type FLASH

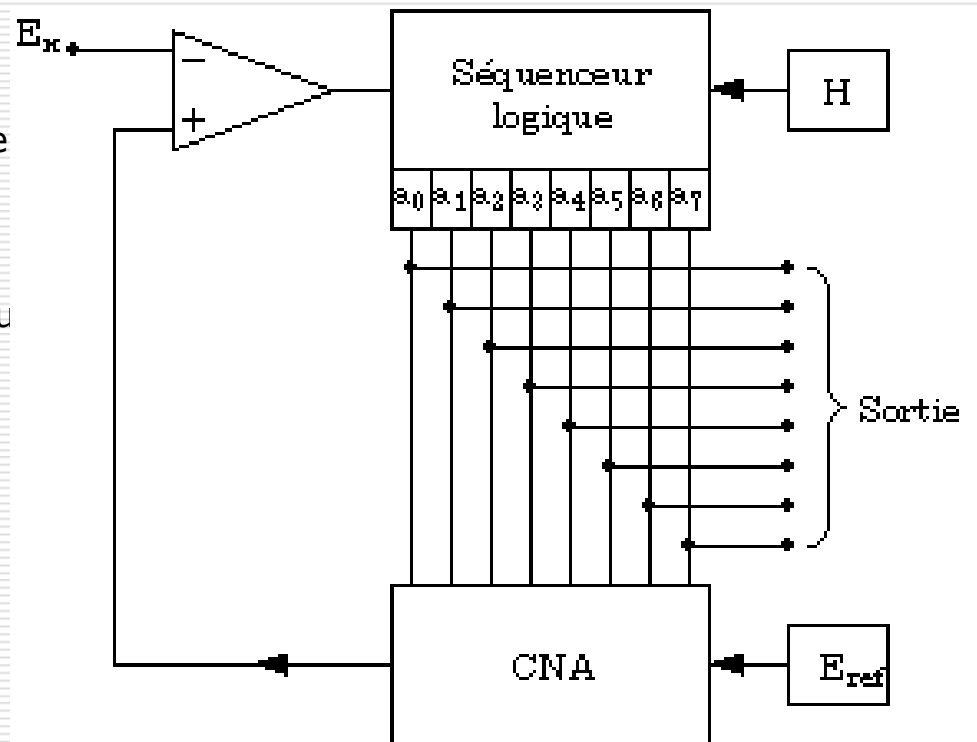
- Précision:
 - Dans le principe, ce CAN pourrait être relativement précis. Cependant il existe un inconvénient de taille : il faut 2^N-1 comparateurs pour un convertisseur à N bits, soit 63 comparateurs pour un 6 bits et 255 pour un 8 bits. Le procédé devient donc vite limitatif.
 - La principale source d'erreur provient de l'offset des comparateurs qui va introduire de la non linéarité différentielle.
 - La rapidité va être conditionnée par la vitesse des comparateurs et du décodeur logique. La cadence de conversion est nettement supérieure au MHz, et peut atteindre des centaines de MHz pour les oscilloscopes numériques.
- Utilisation:
 - De par leur principe, ces CAN sont limités à 6 ou 8 bits, ce qui est insuffisant pour de l'instrumentation.
 - Pour les applications requérant des vitesses élevées mais non extrêmes, on utilise des convertisseurs semi-parallèles, qui utilisent beaucoup moins de comparateurs et conservent une vitesse de conversion intéressante, ceci avec une résolution pouvant atteindre 12 bits.

Choix – ADC à approximations successives

- CAN à approximations successives:
 - Ces convertisseurs sont très répandus car performants et bon marché.
 - Principe:
 - Le séquenceur logique délivre un code binaire à l'entrée du CNA. La tension de sortie de ce CNA est comparée à la tension à mesurer, et en fonction du résultat, le code binaire est modifié de manière à approcher la valeur à trouver.
 - L'exemple le plus simple de séquenceur logique est un compteur binaire qui s'incrémente d'une unité à chaque coup d'horloge . Tous les codes binaires sont successivement comparés à la tension d'entrée. Quand le signal de sortie du comparateur s'inverse, la tension de référence vient juste de dépasser la valeur à mesurer : la conversion est terminée, il ne reste qu'à lire la valeur binaire (donnée ici par excès).

Choix – ADC à approximations successives

- Précision:
 - Ces convertisseurs sont précis : il suffit d'un bon comparateur associé à un CNA de la résolution voulue pour obtenir la précision désirée.
 - La rapidité sera limitée par le temps d'établissement du CNA, la vitesse de réaction du comparateur, et la complexité de la logique.



Choix – ADC à approximations successives

- Les convertisseurs 12 bits courants (qui sont beaucoup utilisés en instrumentation) ont un temps de conversion de l'ordre de 10 à 200 μ s, ce qui fait des cadences d'échantillonnage comprises entre 5 et 100kHz environ.
- la conversion prend un certain temps ; de plus, vu le principe utilisé, la comparaison ne se fait pas avec des codes binaires successifs. Il est impératif dans ce cas de figer la tension d'entrée pendant la conversion .
- Cette fonction va être réalisée par un échantillonneur / bloqueur (E/B) : lorsque l'ordre de conversion est donné par le séquenceur logique, la sortie de l'E/B prend la valeur courante du signal et se fige à cette valeur (effet mémoire).
- L'E/B est nécessaire pour éviter des codes manquants et/ou des erreurs de conversion. Il est parfois intégré dans le CAN. Si ce n'est pas le cas, on le placera entre le signal à mesurer et le CAN.
- Utilisation:
 - On retrouve ces composants un peu partout, de l'audio numérique aux cartes d'acquisition de données en passant par l'intégration dans des micro contrôleurs.

NOTE:

- Comme les convertisseurs parallèles, ils mesurent des valeurs instantanées d'un signal ; il faudra donc s'assurer que celui-ci est exempt de bruit (du moins dans la limite de la résolution du CAN).

Sigma-Delta

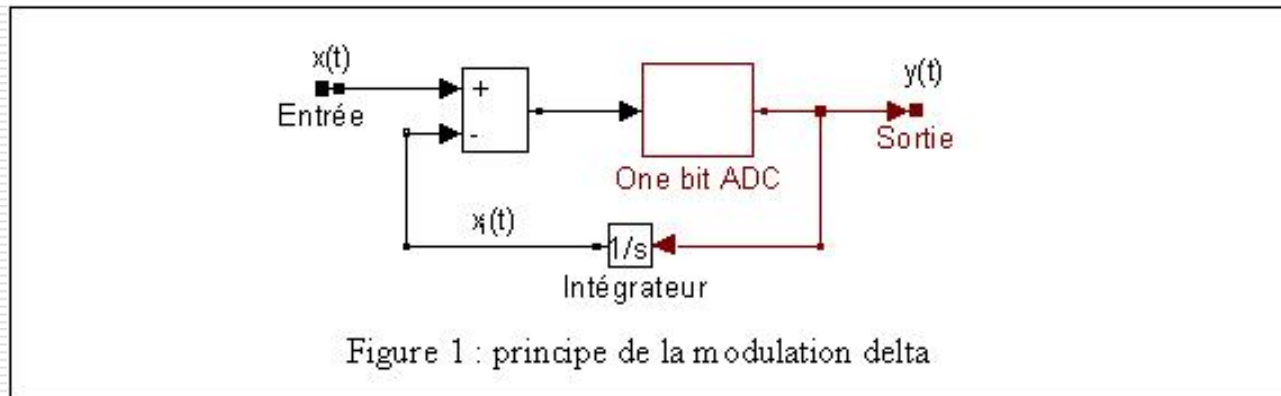
□ Convertisseurs sigma-delta ($\Sigma\Delta$)

■ Présentation

- Il est très difficile d'obtenir une conversion analogique digitale qui soit à la fois précise et rapide.
- Les convertisseurs à double rampe et les convertisseurs à approximations successives sont précis, mais peu rapides.
- Les convertisseurs flash (à comparaisons multiples directes) sont rapides, mais il est difficile d'ajuster les comparateurs internes de poids fort avec une précision de l'ordre de celle du bit de poids faible.
- Les nouveaux moyens de communication requièrent pourtant des performances élevées, peu dispersées d'un composant à l'autre, dérivant peu dans le temps, et qui soient compatibles avec un coût raisonnable.
- Ce coût dépend entre autres de la quantité de réglage en ligne de production. Il est aussi moindre lorsque le circuit intégré implémentant la fonction est seulement logique.
- Aussi a-t-on développé des convertisseurs intégrant surtout des fonctions logiques, le traitement binaire du signal satisfaisant pratiquement à toutes les contraintes énoncées.

Sigma-Delta

- Principe du convertisseur " 1 bit " à haute fréquence ; modulateur sigma-delta
 - La méthode de conversion repose sur le principe de modulation dit " modulation delta". Il s'agit de coder, non pas le signal directement, mais l'écart entre deux échantillons successifs. Cet écart $x(t) - x_i(t)$ est codé sur un bit par un convertisseur très simple, composé d'un échantillonneur-bloqueur et d'un comparateur. Le signal $y(t)$ à la sortie de ce dernier, bipolaire, représente l'augmentation ou la diminution du signal d'entrée sur un bit. Le signal d'entrée peut être reconstitué par simple intégration, et c'est ainsi que l'on obtient une image de l'échantillon précédent, $x_i(t)$.

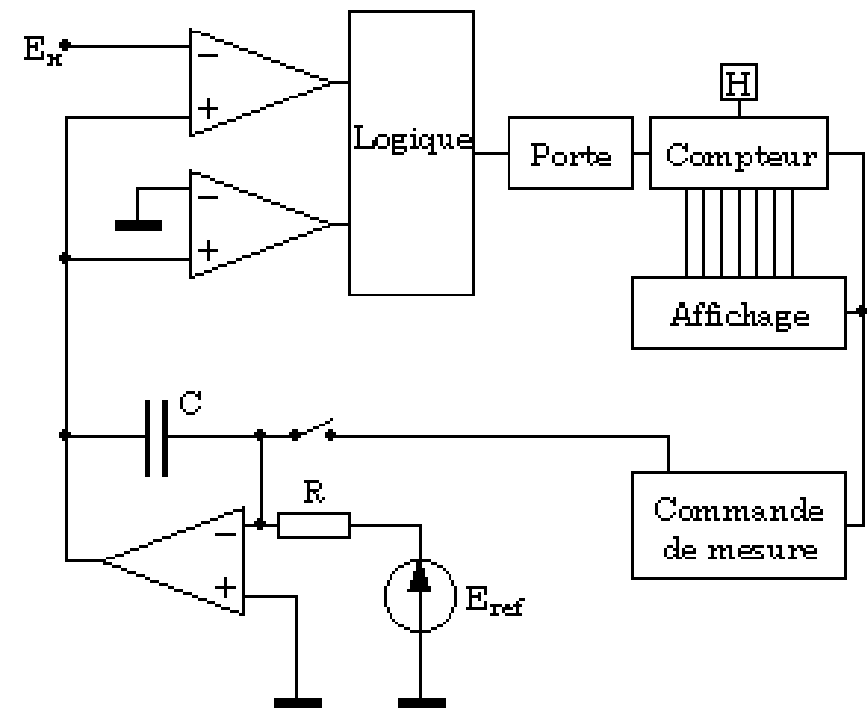


Choix – ADC à comptage d'impulsions

- CAN à comptage d'impulsions:
 - Cette catégorie de convertisseur est très répandue : tous les multimètres " de poche " fonctionnent sur ce principe. Ils offrent une grande précision pour un faible coût, mais de par leur principe, ils ne peuvent mesurer que des tensions statiques ou faire des moyennes, contrairement aux convertisseurs précédents qui échantillonnent le signal instantané.
 - On trouve 4 types de convertisseurs à rampe (de simple à quadruple rampe : le principe reste globalement le même, les rampes supplémentaires venant compenser diverses erreurs), ainsi que des convertisseurs tension-fréquence.

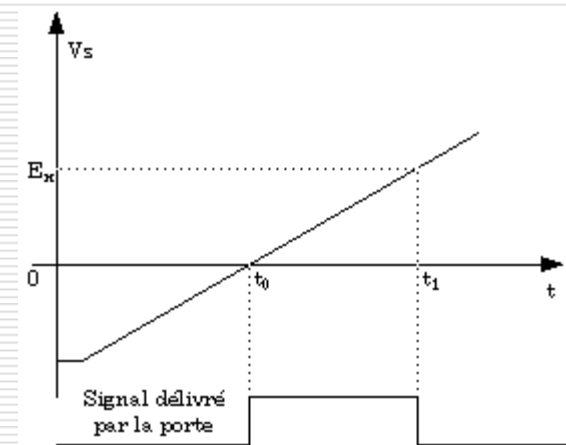
Choix – ADC à comptage d'impulsions

- Tous ces convertisseurs sont basés sur une opération de chronométrage (comptage d'impulsions) pendant un temps proportionnel à la tension d'entrée.
- Convertisseur à simple rampe



Choix – ADC à comptage d'impulsions

- Constitué de:
 - un générateur de rampe (intégration d'une tension de référence).
 - deux comparateurs comparant la rampe l'un au zéro, l'autre à la tension à mesurer.
 - divers éléments de logique, dont un générateur de porte, une horloge, un compteur et un système d'affichage.
- Lorsque la logique commande le démarrage d'une mesure, il y a remise à zéro de l'intégrateur (rampe) et des compteurs ; ensuite, la tension de rampe croît linéairement avec le temps:

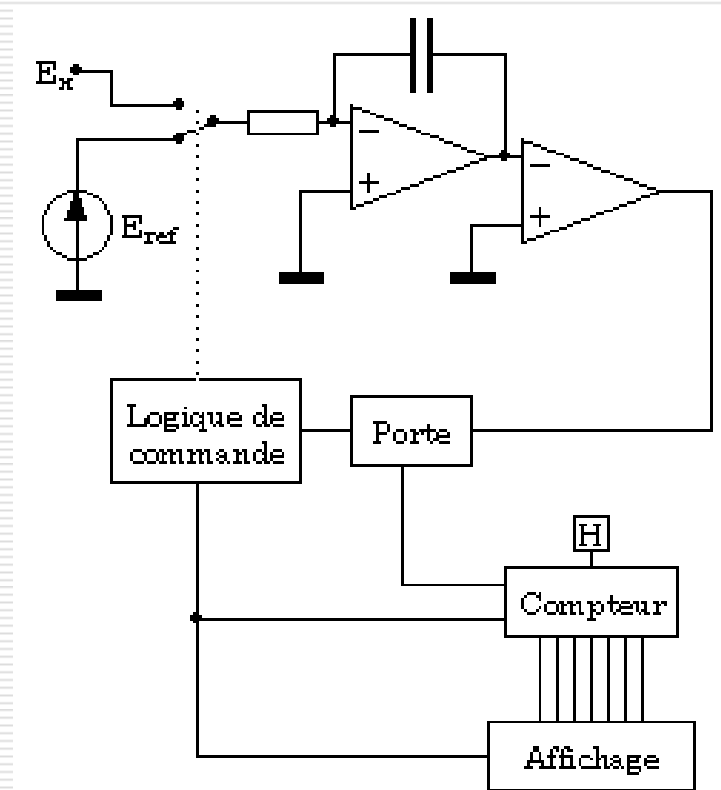


Choix – ADC à comptage d'impulsions

- Quand le premier comparateur bascule à t_0 , la porte autorise le comptage des impulsions délivrées par l'horloge.
- Quand le deuxième comparateur bascule, il ferme cette porte, et la valeur contenue dans les compteurs est verrouillée et transmise aux afficheurs.
- On a donc fait un chronométrage des impulsions de l'horloge pendant un temps proportionnel à la tension à mesurer.
- Un des défauts majeurs est la grande sensibilité au bruit : si la tension d'entrée varie sous l'effet d'une perturbation quelconque, le deuxième comparateur peut fermer la porte et arrêter le processus de comptage : la valeur lue sera fausse.

Choix – ADC à double rampes

- Convertisseur à double rampe
 - Ce type de convertisseur va pallier les défauts du simple rampe.
 - Le schéma de principe est le suivant :



Choix – ADC à double rampes

- La mesure se fait en deux temps :
 - l'intégrateur ayant été remis à zéro, on commute son entrée sur la tension à mesurer. Le comptage démarre.
 - quand il atteint un nombre $N1$ déterminé, on commute l'entrée de l'intégrateur sur une tension de référence E_{ref} de polarité opposée à E_x . On compte les impulsions d'horloge jusqu'à ce que la tension de sortie de l'intégrateur s'annule, soit $N2$
- La valeur affichée est directement proportionnelle au comptage, et elle est indépendante des composants R et C , et aussi de la fréquence de l'horloge. On pourrait comparer cette méthode à la double pesée avec une balance.
- L'autre gros avantage du montage double rampe est son immunité au bruit : le signal étant intégré, seule la valeur moyenne du bruit sera prise en compte, soit une valeur nulle dans la plupart des cas. Si un parasite perturbe le signal lors de la mesure, seule son intégrale sera prise en compte ; s'il est bref, elle sera négligeable, et le résultat très peu modifié.

Choix – ADC à double rampes

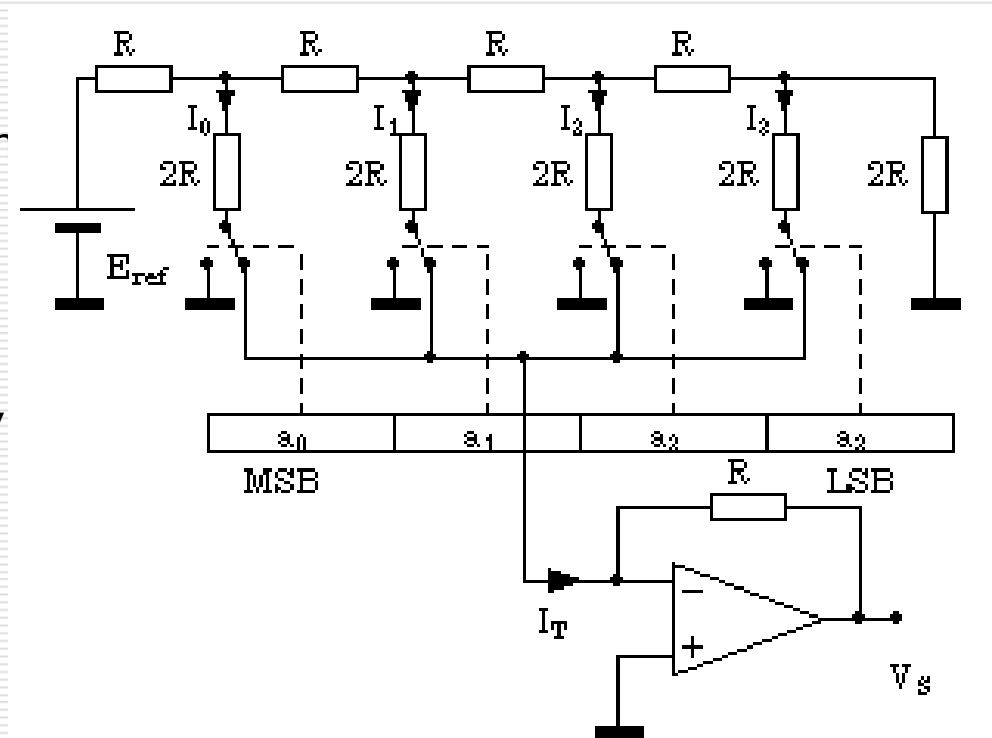
- Résolution, précision:
 - Pour ce type de convertisseurs, la dynamique n'est plus exprimée en bits, mais en points, qui correspondent à la capacité maximum du compteur. .
 - Les multimètres de poche font 2000 ou 3000 points, les plus évolués en font 20 000 ou 30 000, et les multimètres de laboratoire dépassent allégrement les 100 000 points.

DAC (CNA)

- CNA à réseau R/2R:

- Principe:

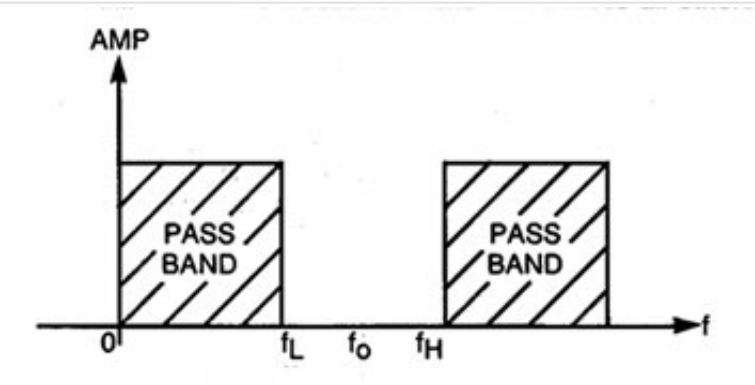
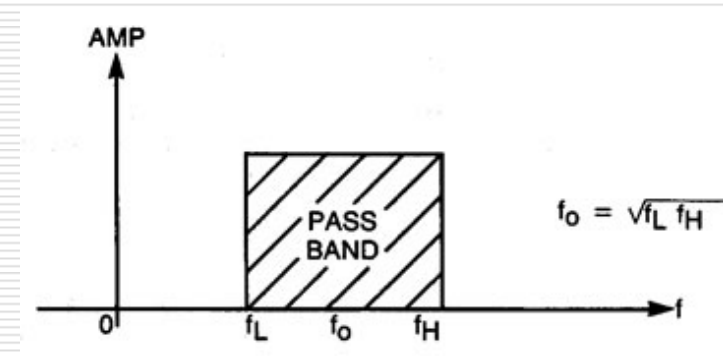
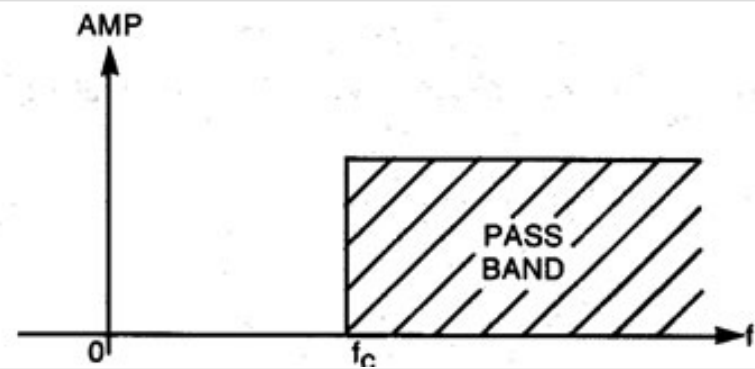
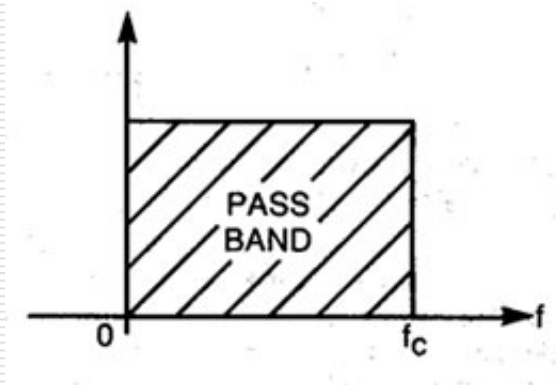
- Ce type de convertisseur prend en compte les défauts du précédent : il est bâti autour d'un réseau de résistances composé de seulement deux valeurs, R et 2R. Il n'y a donc plus le défaut inhérent à la grande dynamique de valeurs des résistances.



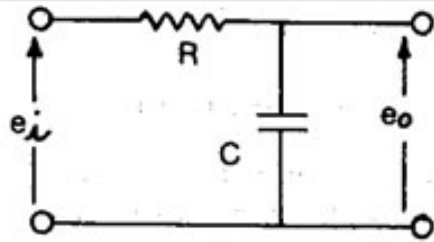
Choix – Filtrés actifs

- Que sont les filtres électroniques ?
 - Les signaux que l'on retrouve un peu partout contiennent à la fois de l'information vitale et à la fois de l'information que l'on veut négliger.
 - Il est donc nécessaire de filtrer l'information avant toute forme de traitement.
 - Les designers basent l'implémentation de leurs filtres sur la bande passante désirée ainsi que sur la précision des systèmes cibles.
 - Ces paramètres, en plus des coûts matériels, déterminent la vitesse du système (taux d'échantillonnage), la résolution (nombre de bits), les types de convertisseurs A/N ainsi que la technologie de des filtres anti-repliement.

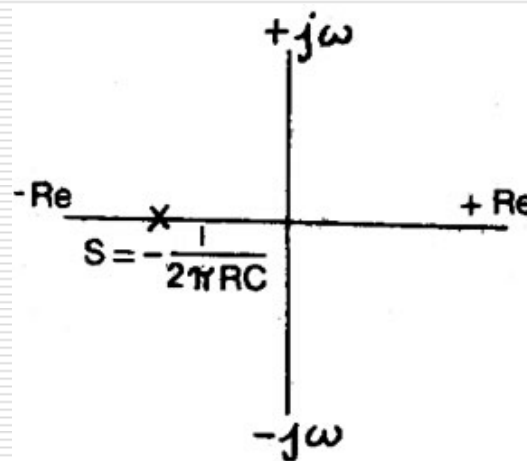
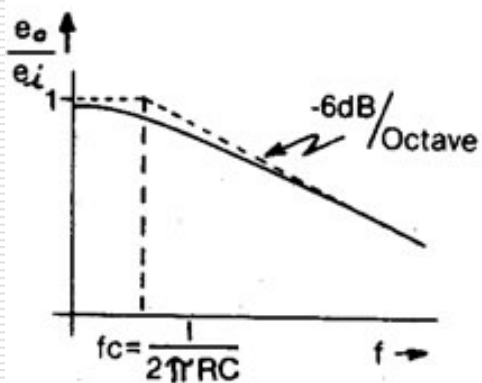
Choix – Filtrés actifs



Choix – Filtres actifs

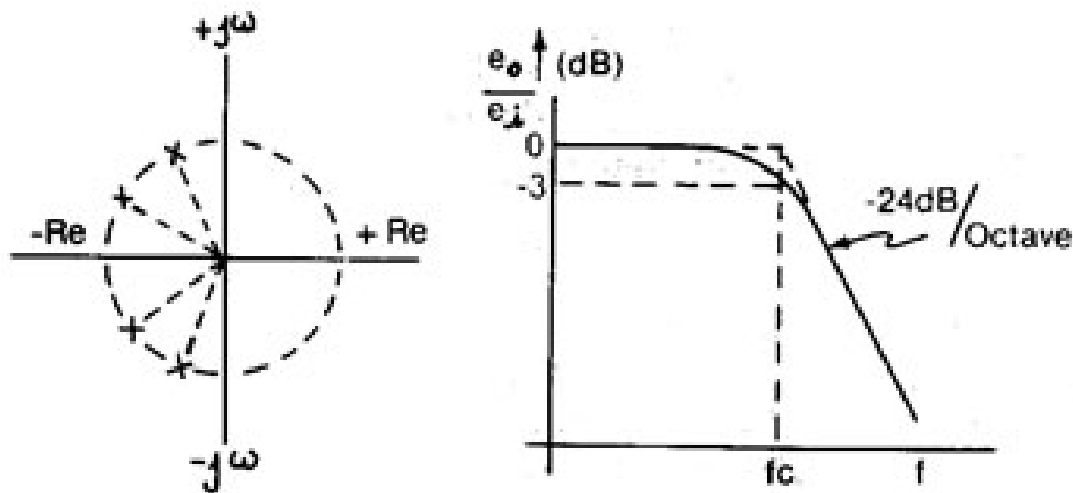


$$\frac{e_o}{e_i} \approx \frac{1}{\left(s + \frac{1}{2\pi RC}\right)}$$



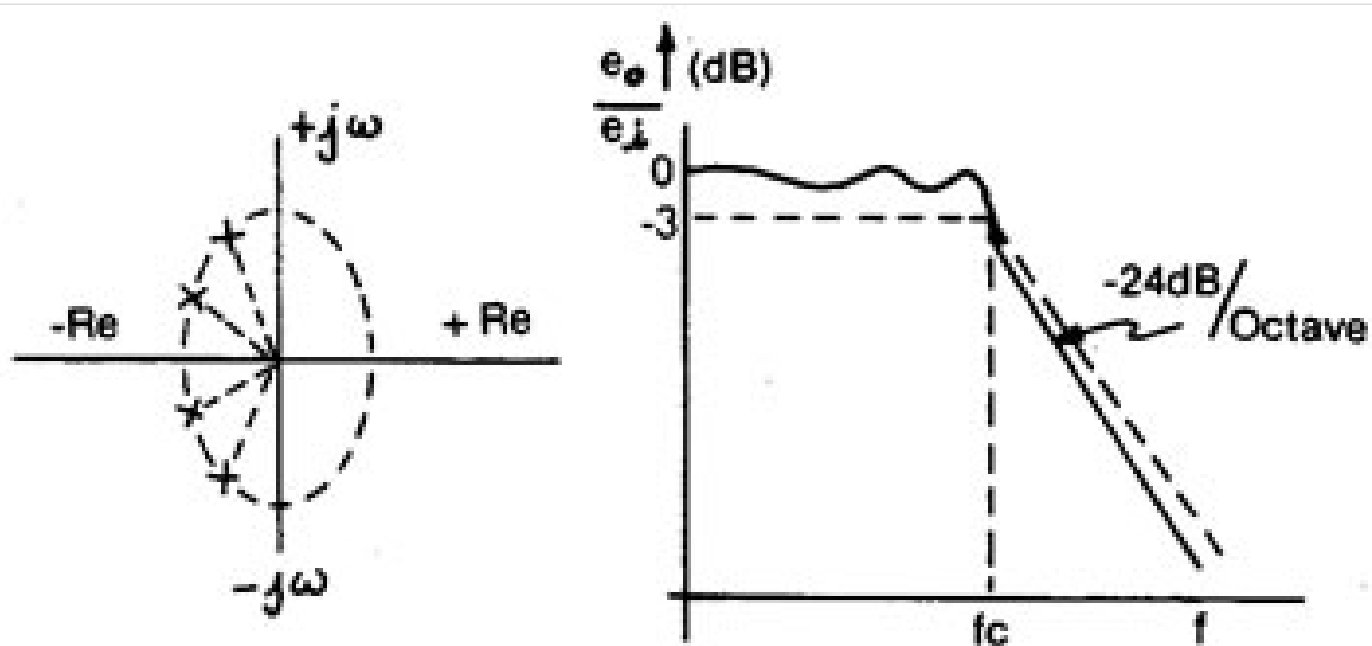
Choix –Filtres actifs

- En corrélant la position des pôles dans le plan complexe avec l'amplitude et la phase, il est possible de regrouper certains filtres en grandes familles. On retrouve entre autre:
 - Filtres de Butterworth:



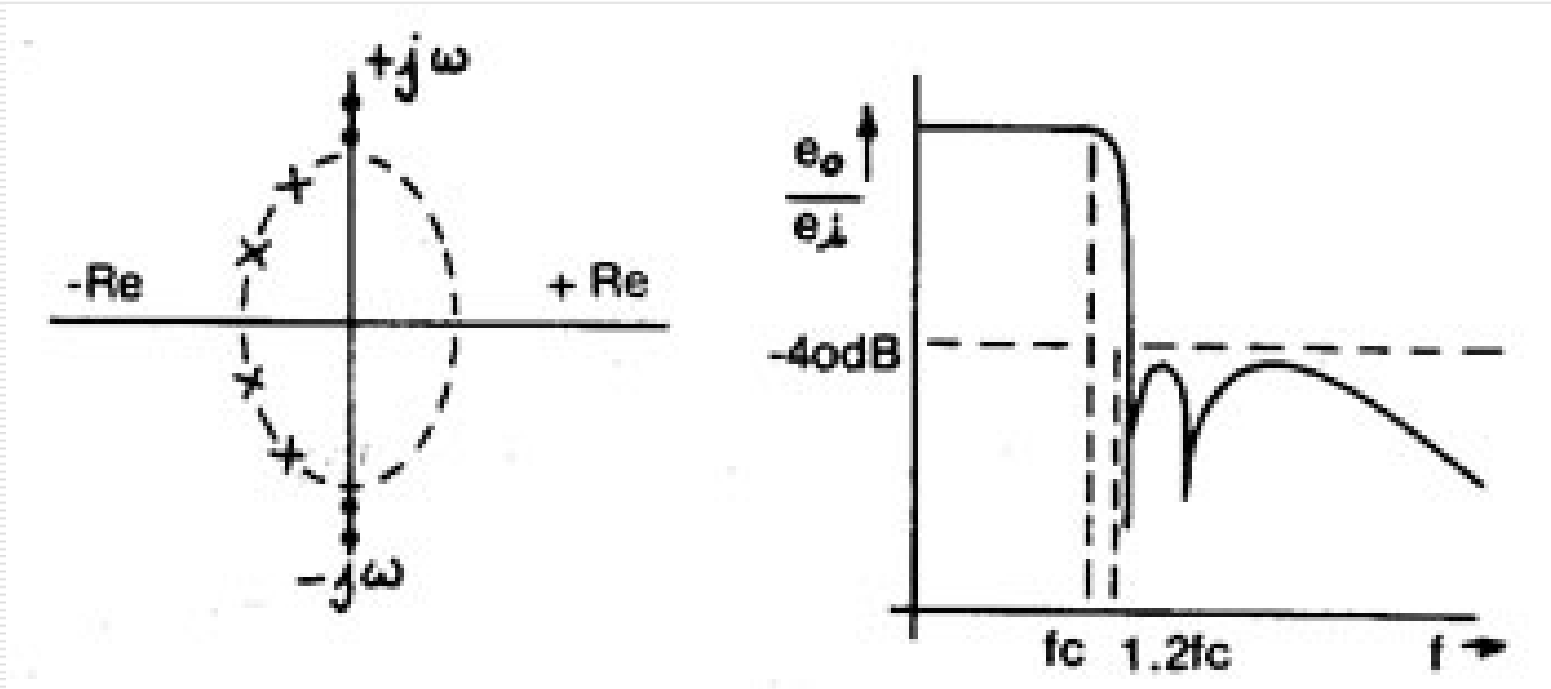
Choix – Filtres actifs

- Filtres de Tschébychev :



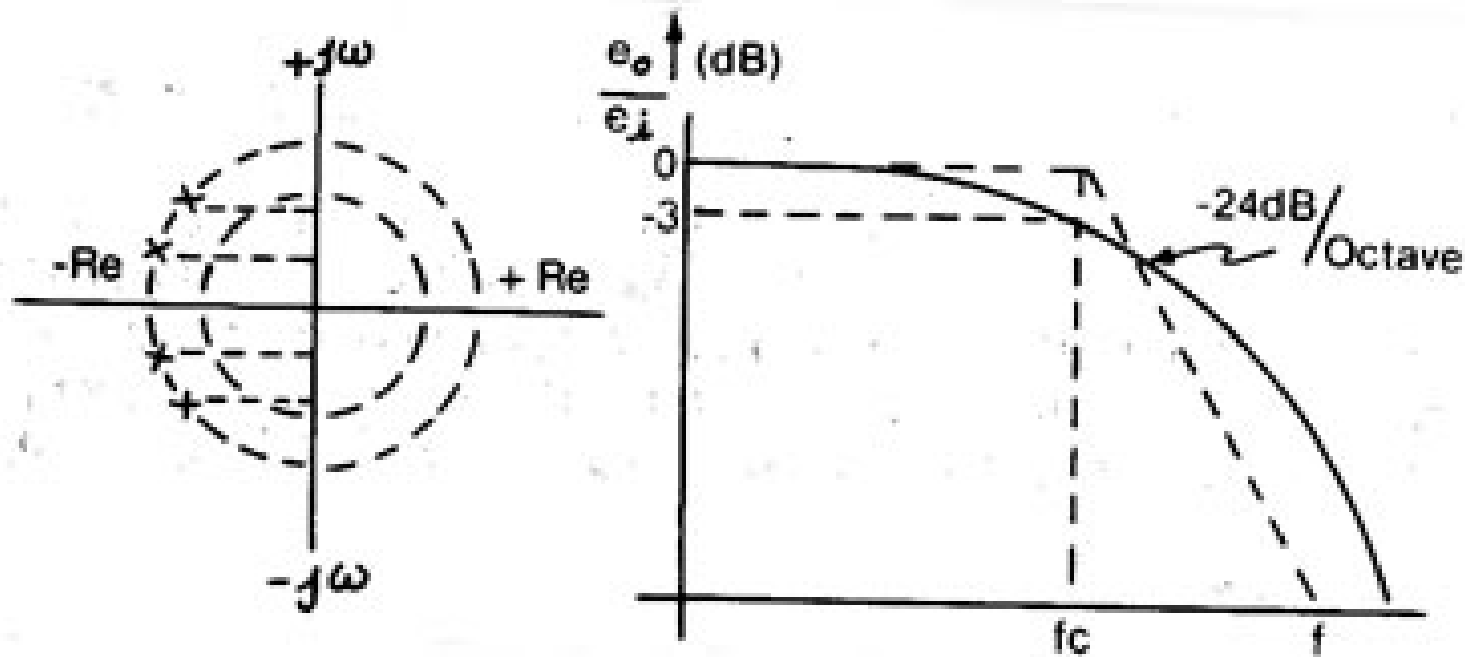
Choix – Filtres actifs

- Filtres de Cauer :



Choix – Filtres actifs

- Filtres de Bessel :



Choix – Filtres Actifs

- Afin d'éviter le repliement spectrale (*aliasing*) lors de l'échantillonnage avec des convertisseurs A/N, il est important de s'assurer que toutes les fréquences se trouvant à l'extérieur de la bande soient suffisamment atténuées à l'aide d'un filtre d'anti-repliement spectrale (*Anti-aliasing*). Pour ce faire, les filtres de Cauer sont souvent utilisés en raison de leur importante atténuation au dessus de la fréquence de coupure.

Choix – Filtrés actifs

- Les filtres de Tchebychev sont optimisés pour que l'atténuation dans la bande passante oscille le plus grand nombre de fois possible entre zéro et une valeur maximale A . De cette manière, l'atténuation résiduelle dans la bande passante est répartie sur toute la largeur de cette bande. Par rapport aux filtres de Butterworth, l'atténuation après la bande passante est aussi beaucoup plus raide.

